

С.М. Іщеняков, к.т.н., доц.

І.В. Мадан, студ.

А.Я. Полянчич, студ.

В.Є. Якубів, студ.

*Івано-Франківський національний технічний університет нафти і газу*

## КОМПЛЕКС ЗАСОБІВ ЛАБОРАТОРНОГО ДОСЛІДЖЕННЯ ЕЛЕМЕНТІВ ЦИФРОВОЇ ТЕХНІКИ ТА МІКРОКОНТРОЛЕРІВ

*В роботі запропонований комплекс, що складається з трьох апаратно-програмних модулів для дослідження елементів цифрової, аналого-цифрової техніки та мікроконтролерів. Наведені та описані структурні схеми модулів. Для дисциплін, пов'язаних з вивченням та використанням комп'ютерної схемотехніки, представлений перелік лабораторних робіт, що можуть бути проведені із застосуванням модулів.*

Стрімке поширення інформаційних технологій у суспільстві супроводжується відкриттям у багатьох навчальних закладах України спеціальностей з підготовки фахівців у напрямках "Комп'ютерна інженерія" та "Комп'ютерні науки". Необхідними складовими підготовки майбутніх спеціалістів у галузі комп'ютерної техніки є вивчення двох компонентів обчислювальних систем – програмного та апаратного забезпечення. Проте, якщо для одержання грунтovих навичок у розробці програмного забезпечення достатнім є вільний доступ до потужного персонального комп'ютера, то вивчення апаратних вузлів обчислювальних пристройів вимагає наявності спеціалізованих лабораторій. Модельючі оболонки типу Workbench та системи проектування програмованих логічних інтегральних схем типу VHDL є безумовно необхідним інструментарієм у навчальному процесі підготовки сучасного фахівця. Проте навіть сучасні віртуальні засоби представлення електронних схем не можуть повною мірою замінити реальне дослідження сигналного простору обчислювальних систем, особливо для початкової стадії вивчення схемотехнічних дисциплін.

В роботі запропонований комплекс апаратно-програмних модулів для дослідження елементів цифрової, аналого-цифрової техніки та мікроконтролерів. До складу комплексу входять 3 модулі для вивчення студентами на лабораторних роботах:

- 1) цифрових мікросхем від логічних елементів до синхронних лічильників;
- 2) цифроаналогових, аналого-цифрових мікросхем, мікросхем енергонезалежної пам'яті;
- 3) 8-роздрядних РІС мікроконтролерів фірми Microchip із RISC-архітектурою.

Структура модуля для дослідження цифрових мікросхем наведена на рис. 1.

Персональний комп'ютер ПК використовується як джерело керуючих сигналів, які задають режими функціонування модуля, а також тактують роботу деяких елементів схеми. Зовнішня шина керування, що містить 12 ліній, через стандартний роз'єм паралельного порту персонального комп'ютера з'єднується з вхідними буферними елементами модуля.

Як сигнали тактuvання роботи елементів схеми поряд з вихідними сигналами генератора імпульсів та кнопкового формувача поодиноких імпульсів, що входять до складу модуля, використовується також одна лінія зовнішньої шини керування, на якій програмно формується по-одинокий додатний імпульс ("програмна кнопка"). Мультиплексор MX комутує тактові сигнали на внутрішню шину керування згідно із завданням режимом роботи.

Режими роботи елементів модуля задають 11 ліній зовнішньої шини керування. Дві з них керують адресними входами мультиплексора MX для комутування тактових сигналів, а інші безпосередньо встановлюють завдані режими функціонування досліджуваних цифрових мікросхем.

Внутрішня 16-роздрядна шина даних/адресів утворена вихідними сигналами двох 8-роздрядних двійкових лічильників, кожен з яких має власне джерело сигналів тактuvання та скидання. Таким чином, внутрішня шина даних/адресів фактично представлена двома 8-роздрядними шинами, кожна з яких може бути або адресною (для мультиплексорів та дешифраторів), або шиною даних (для суматорів, цифрових компараторів, паралельних реєстрів).

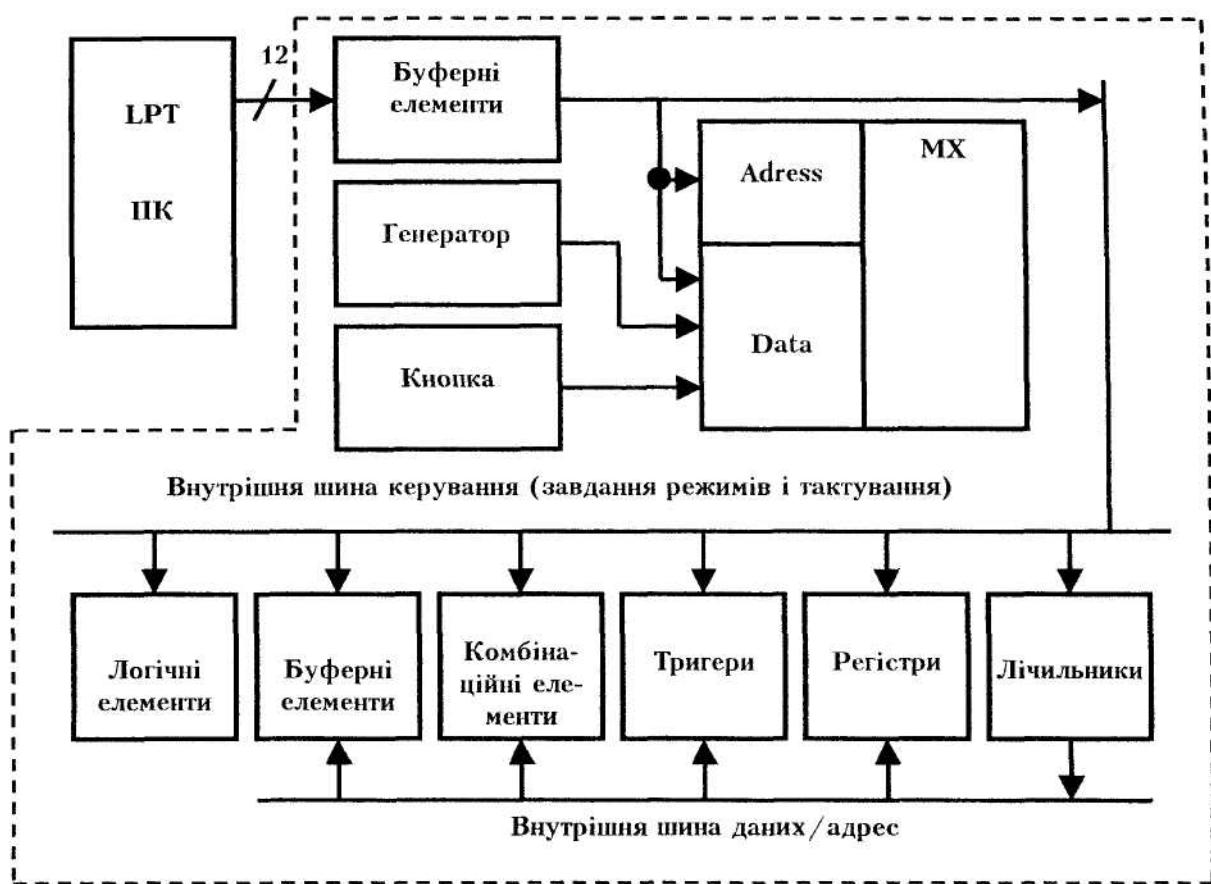


Рис. 1. Структура модуля для дослідження цифрових мікросхем

На основі модуля дослідження цифрових мікросхем передбачено проведення 16 наступних лабораторних робіт.

- 1.1. Дослідження логічних елементів.
- 1.2. Дослідження дешифратора з вихідним сигналом типу БІЖУЧИЙ НУЛЬ.
- 1.3. Дослідження мультиплексорів та демультиплексорів.
- 1.4. Дослідження роботи дешифратора для керування семисегментним індикатором із спільним анодом.
- 1.5. Дослідження двійкових пристрій для додавання та віднімання.
- 1.6. Дослідження роботи цифрових компараторів.
- 1.7. Дослідження RS-тригерів.
- 1.8. Дослідження динамічних D-тригерів з асинхронними R- та S-входами.
- 1.9. Дослідження паралельних статичного та динамічного регістрів.
- 1.10. Дослідження буферних елементів із третім вихідним станом.
- 1.11. Дослідження регістрів зсуву.
- 1.12. Дослідження універсальних регістрів.
- 1.13. Дослідження JK-тригерів.
- 1.14. Дослідження T-тригерів. Асинхронні поділювачі частоти та лічильники.
- 1.15. Дослідження синхронних лічильників.
- 1.16. Дослідження модульних поділювачів частоти.

Модуль для дослідження цифроаналогових, аналого-цифрових елементів та мікросхем пам'яті з паралельним інтерфейсом містить два автономних субмодуля. Перший з них, в якому не задіяний персональний комп'ютер, призначений для вивчення особливостей застосування в цифровій техніці діодів та транзисторів. Разом з дискретними елементами передбачено дослідження операційних підсилювачів, компараторів та схем аналого-цифрових перетворювачів без використання ЦАП – паралельного перетворення, двотактового інтегрування та сігма-дельта АЦП.

Структура другого субмодуля, що наведена на рис. 2, базується на 8-розрядній шині даних. Центральним елементом субмодуля є цифроаналоговий перетворювач ЦАП, який разом із компаратором є основою схем АЦП послідовного та порозрядного зрівноваження. Клапан комутує на входи ЦАП або лінійно наростаючий двійковий код з виходів лічильника для схеми АЦП послідовного зрівноваження, або код з виходу реєстру послідовних наближень для схеми АЦП порозрядного зрівноваження. У складі модуля є також мікросхема інтегрального АЦП порозрядного зрівноваження.

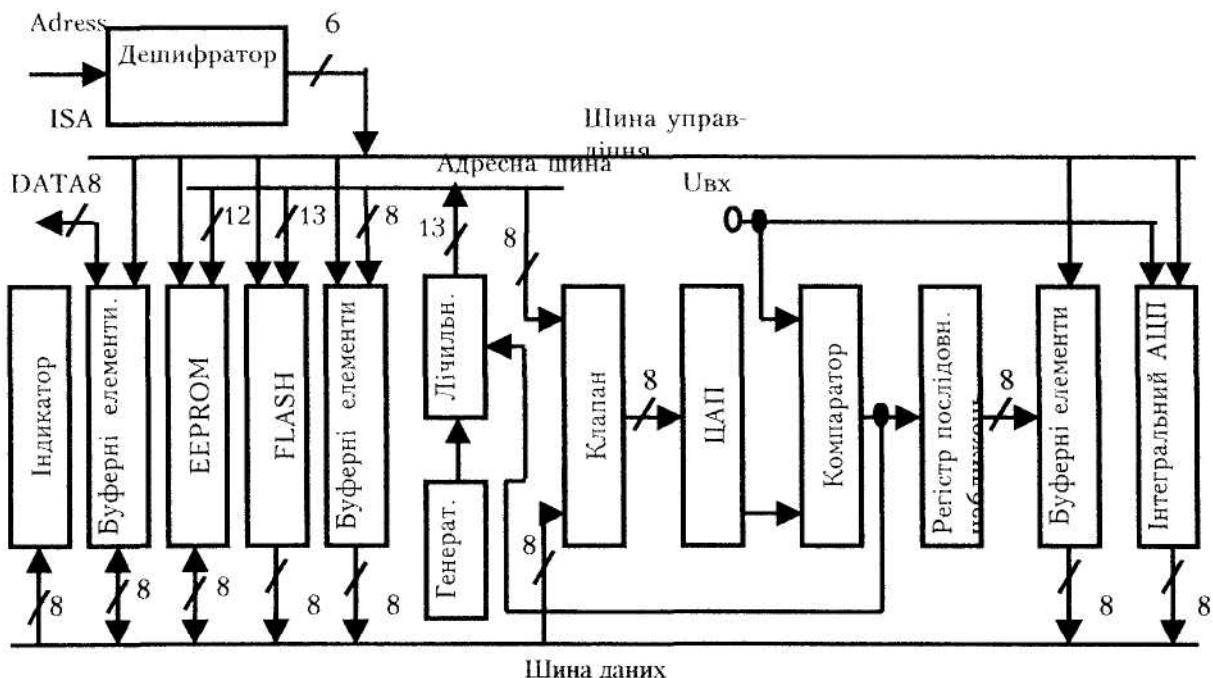


Рис. 2. Схема модуля дослідження цифроаналогових, аналого-цифрових елементів та схем пам'яті

Вихідний код схеми аналого-цифрового перетворення через внутрішню шину даних надходить до схеми індикації, яка представлена 8-розрядною лінійкою світлодіодів. Комунація вихідних сигналів схем АЦП на шину даних здійснюється за допомогою триставільних буферних елементів, що керуються дешифратором. Дешифратор, в свою чергу, керується програмно адресами, що виставляються на шині ISA персонального комп'ютера. Підключення внутрішньої шини даних субмодуля через буферні елементи до шини даних ISA дозволяє заносити вихідні коди схем АЦП безпосередньо до персонального комп'ютера, а також керувати з персонального комп'ютера вихідним сигналом ЦАП.

Елементи пам'яті із паралельним інтерфейсом представлені на субмодулі мікросхемами EEPROM та FLASH (програматор мікросхем FLASH-пам'яті додається окремим модулем і в даній статті не описується). Адресну шину схем пам'яті утворює лічильник. Поєднання в одній схемі елементів ЦАП, АЦП та енергонезалежної пам'яті, звязаних до того ж з персональним комп'ютером, дозволяє реалізувати на базі субмодуля значну кількість цікавих та пізнавальних лабораторних робіт. В цілому, на основі другого модуля пропонується проведення наступних 20 лабораторних робіт.

На основі першого субмодуля.

- 2.1. Використання конденсаторів в цифровій техніці.
- 2.2. Використання діодів в цифровій техніці.
- 2.3. Використання транзисторів в цифровій техніці.
- 2.4. Інвертуюче та неінвертуюче включення операційних підсилювачів.
- 2.5. Використання операційного підсилювача для генерування гармонійних сигналів.
- 2.6. Додавання та віднімання сигналів на операційному підсилювачі.
- 2.7. Дослідження роботи компаратора.
- 2.8. Дослідження роботи паралельного АЦП.

- 2.9. Дослідження роботи АЦП двотактового інтегрування.
- 2.10. Дослідження роботи сігма-дельта АЦП.
- На основі другого субмодуля.
- 2.11. Похиби ЦАП.
- 2.12. Дослідження роботи АЦП послідовного зрівноваження.
- 2.13. Дослідження роботи АЦП порозрядного зрівноваження.
- 2.14. Дослідження роботи інтегрального АЦП порозрядного зрівноваження.
- 2.15. Дослідження роботи генератора довільних аналогових сигналів на основі персонального комп'ютера та ЦАП.
- 2.16. Дослідження роботи генератора довільних аналогових сигналів на основі FLASH-пам'яті та ЦАП.
- 2.17. Дослідження роботи EEPROM-пам'яті.
- 2.18. Оцифрування та відтворення звукових сигналів на основі АЦП, EEPROM-пам'яті та ЦАП.
- 2.19. Оцифрування звукових сигналів та утворення файлів звукових даних в пам'яті персонального комп'ютера.
- 2.20. Оцифрування, фільтрування та відтворення звукових сигналів на основі АЦП, персонального комп'ютера та ЦАП.

На рис. 3 наведена структура модуля для дослідження роботи 8-розрядних мікроконтролерів PIC16F874 / 877 фірми Microchip. До складу модуля, крім власне мікроконтролера та генератора імпульсів, входять 12-кнопкова клавіатура, знакосинтезуючий рідкокристалічний індикатор, мікросхеми послідовної Flash-пам'яті I<sup>2</sup>C та SPI протоколів, а також вихід на локальний адресний інтерфейс RS-485. Передбачено вимірювання параметрів сигналів з амплітудою, частотною та широтно-імпульсною модуляцією, а також формування вихідних ЧМ та ШИМ-сигналів.

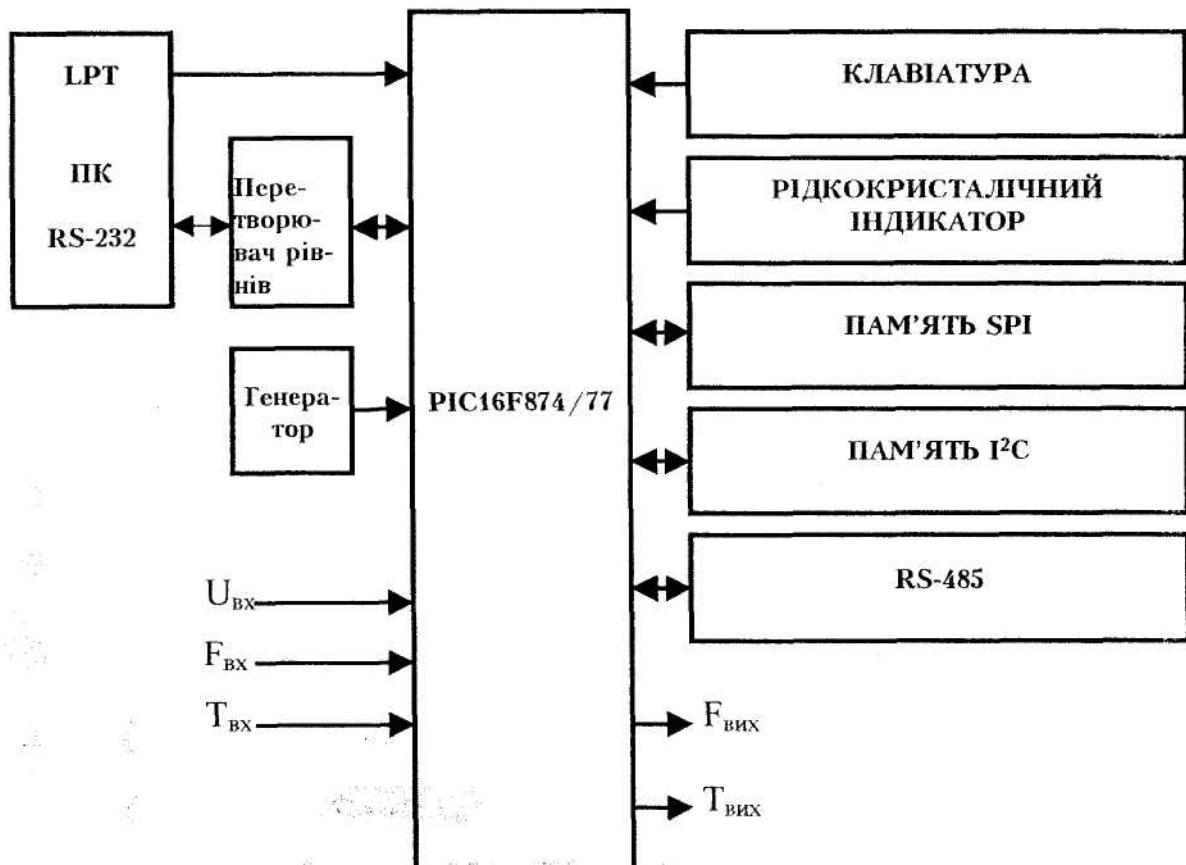


Рис. 3. Структура модуля для дослідження мікроконтролерів

Мікроконтролер програмується безпосередньо у складі модуля (In-Circuit Programming) через LPT-порт персонального комп'ютера. Наявність схеми перетворення рівнів дозволяє безпосередньо під'єднувати модуль до послідовного порту персонального комп'ютера для обміну даними.

Широкий спектр периферійних засобів модуля дозволяє реалізувати на його основі значну кількість лабораторних робіт, зокрема, згідно з наступним переліком з 18 лабораторних робіт.

3.1. Утворення об'єктного файла програми та програмування мікроконтролера на прикладі програми генерування імпульсної послідовності завданої частоти та щілинності.

3.2. Робота із рідкокристалічним індикатором.

3.3. Читання даних з клавіатури через порт В.

3.4. Вимірювання частоти імпульсних сигналів із застосуванням таймерів.

3.5. Використання таймерів для вимірювання часових інтервалів.

3.6. Формування ЧМ-сигналів за допомогою таймерів.

3.7. Формування ШІМ-сигналів.

3.8. Використання внутрішнього АЦП для вимірювання амплітуди сигналів.

3.9. Зв'язок з персональним комп'ютером через послідовний асинхронний порт RS-232.

3.10. Зв'язок з іншим модулем через локальний адресний інтерфейс RS-485.

3.11. Обмін даними з енергонезалежною пам'яттю по інтерфейсу SPI.

3.12. Обмін даними з енергонезалежною пам'яттю по інтерфейсу I<sup>2</sup>C.

3.13. Зв'язок з іншим модулем по протоколу SPI master-slave.

3.14. Зв'язок з іншим модулем по протоколу I<sup>2</sup>C master-slave.

3.15. Дослідження зовнішніх переривань.

3.16. Режим SLEEP. Переривання, що виводять мікроконтролер з режиму SLEEP.

3.17. Використання внутрішньої енергонезалежної EEPROM-пам'яті для збереження даних.

3.18. Використання енергонезалежної пам'яті програм та градуювальних таблиць для лінеаризації сигналів давачів.

Завдання режимів та керування модулями здійснюється студентом від персонального комп'ютера за допомогою спеціалізованого програмного забезпечення. Програмні драйвери зв'язку модулів з персональним комп'ютером написані мовою Assembler, що підвищує надійність роботи системи. Зручність інтерфейсу користувача забезпечена застосуванням елементів візуального програмування. На рис. 4 наведений приклад вікна для виконання лабораторної роботи “Дослідження мультиплексорів та демультиплексорів” модуля дослідження цифрових мікросхем.

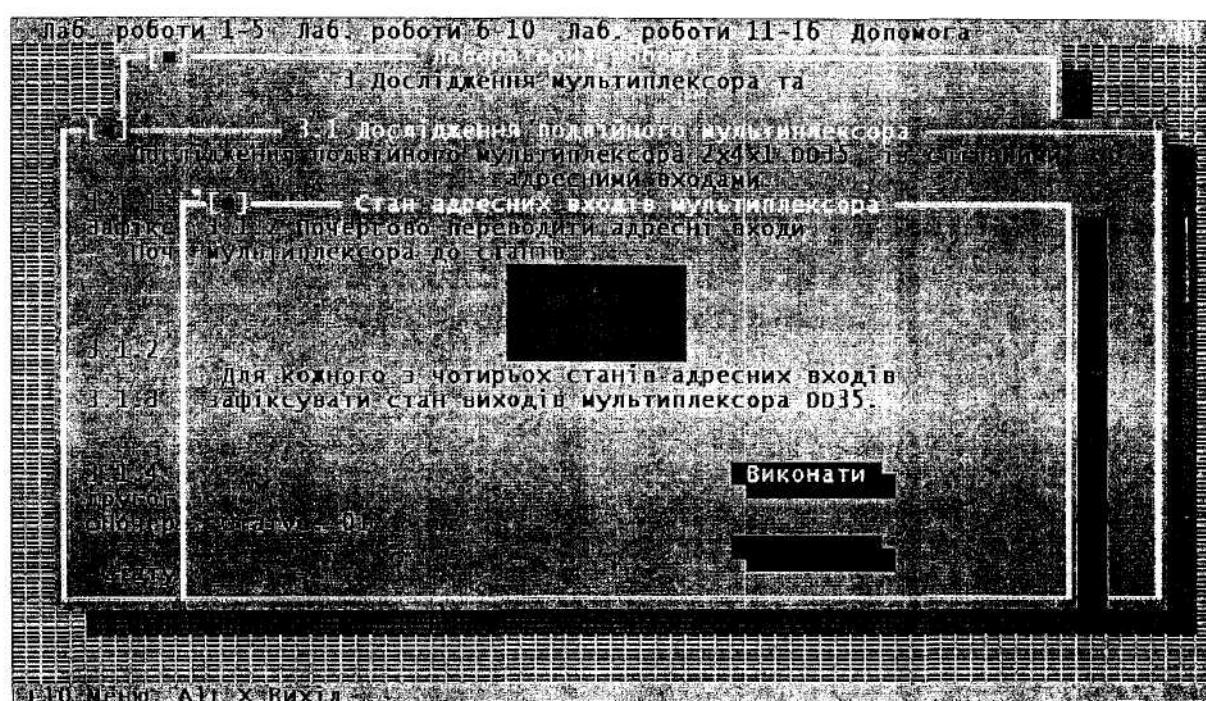


Рис. 4. Вікно виконання лабораторної роботи “Дослідження мультиплексорів

Лабораторний стенд на основі запропонованих модулів дослідження цифрових елементів повинен бути укомплектований осцилографом та персональним комп'ютером із наступною мінімально необхідною конфігурацією: 80386SX, 2 Mb RAM, 100 Mb HDD.

До всіх лабораторних робіт, переліки яких наведені в даній статті, додаються відповідні методичні вказівки. В цілому на базі розроблених модулів можна забезпечити проведення лабораторних робіт з нормативних та вибіркових дисциплін, пов'язаних з вивченням комп'ютерної схемотехніки.

**ШЦЕРЯКОВ Сергій Михайлович** – кандидат технічних наук, доцент Івано-Франківського національного технічного університету нафти і газу.

Наукові інтереси:

– цифрова обробка сигналів.

Тел.: 03422-42127.

E-mail: [ism@ac.ifdtung.if.ua](mailto:ism@ac.ifdtung.if.ua)

**МАДАН Ігор В'ячеславович** – студент 5-го курсу Івано-Франківського національного технічного університету нафти і газу.

Наукові інтереси:

– операційні системи.

Тел.: 03422-42127.

E-mail: [ism@ac.ifdtung.if.ua](mailto:ism@ac.ifdtung.if.ua)

**ПОЛЯНЧИЧ Андрій Ярославович** – студент 5-го курсу Івано-Франківського національного технічного університету нафти і газу.

Наукові інтереси:

– програмування мікро контролерів.

Тел.: 03422-42127.

E-mail: [ism@ac.ifdtung.if.ua](mailto:ism@ac.ifdtung.if.ua)

**ЯКУБІВ Володимир Євгенович** – студент 5-го курсу Івано-Франківського національного технічного університету нафти і газу.

Наукові інтереси:

– комп'ютерні мережі.

Тел.: 03422-42127.

E-mail: [ism@ac.ifdtung.if.ua](mailto:ism@ac.ifdtung.if.ua)

Подано 20.08.2002