

УДК 681.3

Г.Л. Лисенко, к.т.н., доц.  
Т.Б. Мартинюк, к.т.н., доц.  
Н.В. Фофанова, методист

*Вінницький державний технічний університет; інтегральна та волоконна оптика*

### ОСОБЛИВОСТІ РЕАЛІЗАЦІЇ В ЕЛЕМЕНТНОМУ БАЗИСІ ПЛІС МІКРОПРОГРАМНИХ R-АВТОМАТІВ

*В роботі розглянуто особливості синтезу блока керування на базі R-автомата. Досліджено можливості реалізації R-автомата з використанням програмованих користувачем логічних інтегральних схем (ПЛІС). Наведено результати реалізації на ПЛІС конкретної функціональної схеми блока керування для процесора розпізнавання симетричних зображень.*

Останнім часом з'явилося багато публікацій, що висвітлюють проблему реалізації відомих структурних організацій мікропрограмних автоматів (МПА) на перспективній елементній базі – програмованих користувачем логічних інтегральних схемах (ПЛІС) [1–4]. Однак при проектуванні МПА в елементному базисі ПЛІС не враховуються особливості структури МПА, хоча на даний момент відомі три основних типи, що відрізняються особливостями реалізації запам'ятовуючої частини автомата на паралельних регістрах, лічильниках і зсувних регістрах, для яких прийняте позначення Т-, СТ-, R-автомати або скорочено ТА, СТА, RA [5–7]. Інтерес до RA обумовлений, зокрема тим, що вони займають проміжне положення, оскільки мають економічність СТА і швидкодію ТА [5]. Разом з тим, одним з істотних недоліків RA при їх реалізації на елементній базі ВІС є значне (у порівнянні з кількістю операторних вершин граф-схеми алгоритму) збільшення запам'ятовуючої частини [7, 8]. Останнє обмеження легко реалізується при використанні ПЛІС [1, 9]. Тому природний інтерес викликає дослідження особливостей реалізації МПА на RA в елементному базисі ПЛІС.

#### Особливості синтезу МПА на RA

Розглянемо блок керування для процесора розпізнавання симетричності зображень об'єктів [10]. Функціональна структура МПА показана на рис. 1, змістовний алгоритм роботи процесора – на рис. 2.

В результаті виконання першого етапу синтезу RA [11] усі вершини граф-схеми алгоритму (ГСА) можуть бути об'єднані в один лінійний ланцюг  $\lambda = \{a_0, a_1, \dots, a_{15}\}$ . Переходи між операторними вершинами ГСА можуть бути поділені на дві непересічні множини, в першу  $A_1$  з якої увійдуть переходи в лінійних ланцюгах, тобто лінійні переходи, а в другу  $A_2$  – переходи між виходами і входами лінійних ланцюгів, тобто нелінійні переходи [7]. При реалізації RA переходи множини  $A_1$  організуються з використанням послідовного входу S1 зсувного регістра RG у процесі зсуву його вмісту вбік старших розрядів, а переходи множини  $A_2$  – з використанням паралельних виходів  $D_1, \dots, D_N$  регістра RG (рис. 3).

На другому етапі синтезу RA у виділеній множині лінійних ланцюгів виконується кодування операторних вершин ГСА, що ототожнюються з внутрішніми станами RA на базі автомата Мура [7].

Довжина коду  $q$  обирається з урахуванням співвідношення

$$q = p = M, \quad (1)$$

де  $M$  – кількість операторних вершин ГСА;

$p$  – кількість станів МПА.

Вираз (1) характерно для RA з одиничним кодуванням станів МПА такого вигляду [12]:

$$\begin{aligned} a_1 &- 100\dots 0 \\ a_2 &- 010\dots 0 \\ a_3 &- 001\dots 0 \\ &\dots \\ a &- 000\dots 1. \end{aligned} \quad (2)$$

Далі виконується формування таблиці переходів або прямої структурної таблиці (ПСТ) відповідно до алгоритму роботи блока керування. Подальший синтез комбінаційних схем RA

може бути виконаний відповідно до структури, що наведена на рис. 3 [13]. Тут МПА містить три комбінаційних схеми КС1', КС1, КС2. Схема КС1' формує елементарні кон'юнкції (терми)  $F_h$  ( $h = 1, N$ ), що входять у ДНФ функцій збудження паралельних входів  $D_1, \dots, D_N$  і паралельного входу РЕ регістра RG. Ці функції збудження реалізуються схемами КС1 і КС2 відповідно. Побудову схем КС1', КС1, КС2 виконано відповідно із методикою синтезу МПА на програмованих логічних матрицях (ПЛМ) [14].

Проаналізувавши весь процес синтезу схем КС для RA за ПСТ можна визначити, що схеми КС1', КС1, КС2 беруть участь у формуванні відповідних сигналів тільки на нелінійних переходах, що не входять у лінійні ланцюги.

Таким чином, якщо в рядку  $h$  ( $h = 1, N$ ) таблиці ПСТ зафіксований перехід зі стану  $a_m$  у стан  $a_s$  під дією вхідного сигналу  $X_h$ , то цьому переходу відповідає терм, що реалізує кон'юнкцію вигляду

$$F_h = A_m \cdot X_h = \left( \bigcup_{i=1}^p Q_i \cdot c_{mi} \right) \left( \bigcap_{j=1}^h X_{hj}^{e_{hj}} \right), \quad (3)$$

де  $A_m$  – кон'юнкція, що відповідає коду  $K(a_m)$  стану  $a_m$ ;

$e_{hj}$  – компонента вектора  $\bar{X}_h$ , причому  $e_{hj} \in \{0, 1\}$ ;  $x_{hj}^0 = x_{hj}$ ,  $x_{hj}^1 = \bar{x}_{hj}$ ,  $c_{mi} = 1$ , якщо в  $m$ -му коді  $Q_i = 1$ ,  $c_{mi} = 0$  – у протилежному випадку.

Функція збудження  $i$ -го елемента пам'яті  $D_i$  визначається таким чином:

$$D_i = \left( \bigcup_{h=1}^{H_1} c_{ih} \cdot F_h \right) \cup \left( \bigcup_{h=1}^{H_1} c_{ih}^0 \cdot \bar{F}_h \right), \quad (4)$$

де  $c_{ih} = 1$ , якщо на  $h$ -му переході  $D_i = 1$ ;  $c_{ih}^0 = 1$ , якщо на  $h$ -му переході  $D_i = 0$ ;  $H_1$  – кількість нелінійних переходів.

Функцію РЕ в цьому випадку можна записати у вигляді:

$$\bar{PE} = \bigcup_{i=1}^p \left( \bigcup_{h=1}^{H_1} c_{ih} \cdot F_h \right). \quad (5)$$

Таким чином, схема КС1' формує терми  $F_h$  (3), схеми КС2 і КС1 – функції  $D_i$  (4) і  $\bar{PE}$  (5) відповідно.

Опишемо окремо структуру кожної комбінаційної схеми пристрою.

Так структура комбінаційної схеми КС1' буде мати дворівневий вигляд, що забезпечує мінімізацію термів  $F_h$ .

Комбінаційна схема КС2 буде містити в собі логічні вентиля типу АБО, а також логічні вентиля типу АБО-НІ. Оскільки структурно-функціональна схема розробляється як вхідний опис для САПР, що підтримує проєктування в елементному базисі ПЛІС, то при цьому не має значення кількість входів вентилів.

При великій кількості термів  $F_h$  доцільно використовувати функції  $D_i$  (4) для формування РЕ (5), при цьому вони поєднуються багатовхідним логічним елементом АБО, на виході якого формується керуючий сигнал РЕ.

Виходи регістра є входами комбінаційної схеми КС1', а для одержання інверсних компонентів вхідних сигналів  $X_h$  до складу КС1' входять інвертори.

### Проектування блока керування на ПЛІС

Схема, розроблена для конфігурації ПЛІС, не є складною, тому вибір ПЛІС дуже широкий.

Для проєктованого пристрою обране сімейство MAX7000(E)S, оскільки одна НВІС цього сімейства дозволяє замінити пристрій, що містить біля сотні корпусів мікросхем середнього ступеня інтеграції, і забезпечує:

- затримку поширення сигналу від будь-якого входу до виходу НВІС не більше 5 нс;
- стійку роботу на частотах до 178 МГц;
- можливість завдання режиму зниженого енергоспоживання (Turbo-off) як для всієї НВІС у цілому, так і для ланцюгів поширення окремих сигналів;
- можливість їхнього програмування і репрограмування після розпаювання на платі;
- роботу зі зниженою (3.3 В) напругою живлення.

Розширені комутаційні можливості програмованої матриці з'єднань і наявність програмованих модулів введення/виведення, що відокремлюють вихід макрокомірки від виводів НВІС, забезпечують широкі можливості розведення НВІС і керування выводами.

Основні компоненти структури:

- логічні блоки (ЛБ), що містять 16 макрокомірок і локальну програмовану матрицю "1" (ЛПМІ);
- єдина для всіх ЛБ програмована матриця з'єднань (ПМЗ);
- глобальна трьохканальна шина керуючих сигналів;
- глобальна шестиканальна шина дозволу виведення;
- програмовані блоки введення/виведення (БВВ);
- набір програмованих мультиплексорів (MS [3...1])

Логічні блоки організовані у вигляді матриці, що має два стовпці, які розділені програмованою матрицею з'єднань. При цьому кожен ЛБ безпосередньо зв'язаний зі своїм власним блоком введення/виведення.

У процесі проектування використовувалася САПР MAX+PLUSII, що підтримує всі сімейства НВІС фірми Altera (Classic, MAX5000, MAX7000(E)S, MAX9000, FLEX8000A, FLEX10K).

Для виконання схеми блока керування використовувалася програма OrCAD Express for Windows, у якій розроблена схема креслиться адаптованою для ПЛІС фірми Altera.

В процесі конфігурування ПЛІС необхідно врахувати деякі зміни. Оскільки в бібліотеці є параметричний зсувний регістр, то вказавши його параметри, можна відмовитися від використання звичайного регістра серії K155IP1 (7495 для закордонних аналогів). Це дає можливість максимально заповнити кристал і зменшити затримку сигналів.

Схема блока керування не є складною, тому її можна розмістити в одному корпусі ПЛІС, що має більше 30 виводів, придатних для користувача.

Файл *su.grt*, створений у процесі компіляції схеми, вказує на використання ресурсів мікросхеми в проекті. У даному випадку використання логічних елементів ПЛІС дорівнює 46 % (15 з 32), входів/виходів – 78 % (25 з 32).

Проектований блок керування буде працювати на частоті 99 МГц із затримкою поширення сигналу не більше 10 нс. Для порівняння може бути обрана інша серія ПЛІС Classic тип EP9101LC-12, для якої частота роботи – 70 МГц, час затримки – 13 нс.

### Висновки

Останні досягнення в області створення складних ПЛІС і програмованих користувачем вентиляльних матриць (ПКВМ) дозволяють вважати їх поряд із трансі'ютерами найбільш перспективними багатофункціональними структурами. Один з різновидів мікропрограмних автоматів, який є оптимальним для використання архітектур ПЛІС, це – R - автомат, тобто МПА, пам'ять якого реалізується на паралельно-послідовних (зсувних) регістрах. Використання одиничного кодування станів RA дає можливість зменшити складність логічного перетворювача МПА за рахунок зменшення кількості елементарних кон'юнкцій у записі ДНФ функцій переходу. У цьому випадку складність логічного перетворювача RA не залежить від розрядності зсувного регістра і кількості операторних вершин ГСА, а визначається в основному кількістю умовних переходів ГСА. Для синтезу логічного перетворювача RA можна використовувати відому методику синтезу МПА на програмованих логічних матрицях з деяким її спрощенням. Крім того, синтез запам'ятовуючої частини RA, а саме, зсувного регістра, не становить труднощів при реалізації у базисі ПЛІС, оскільки така схема є в наявності в бібліотеці елементів. Після проектування в елементному базисі ПЛІС блок керування займає один кристал, що зменшує його апаратні витрати без втрати функціональних можливостей.

### ЛІТЕРАТУРА:

1. Палагин А.В. и др. Реализация микропрограммных автоматов на ПЛИС // УСиМ. – 1991. – № 8. – С. 18–22.
2. Соловьев В.В., Васильев А.Г. Возможности PLD при синтезе микропрограммных автоматов // УСиМ. – 1997. – № 6. – С. 39–42.
3. Бибило П.Н. Синтез дискретных управляющих систем на базе ПЛИС // УСиМ. – 1998.

- № 2. – С. 69–76.
4. Бибилло П.Н., Черемисинова Л.Д. Экспериментальное исследование матричных реализаций устройств управления с помощью кремниевого компилятора SCAS // УСиМ. – 1998. – № 5. – С. 75–83.
  5. Бузунов Ю.А. и др. Микропрограммные автоматы на параллельно-последовательных структурах // УСиМ. – 1982. – № 2. – С. 26–29.
  6. Кирпичников В.М., Скляр В.А. Синтез микропрограммных автоматов по граф-схемам алгоритмов с малым числом условных вершин // УСиМ. – 1978. – № 1. – С. 77–83.
  7. Кожемяко В.П., Мартынюк Т.Б., Кожемяко К.В. Синтез устройств управления на R-автомате // УСиМ. – 1995. – № 1/2. – С. 22–25.
  8. Кожемяко В.П. та інші. Патент України UA 6204 C1, G 06 F 9/00, 7/00. Мікропрограмний автомат // Бюл. № 8–1. – 1994.
  9. Антонов А.П., Мелехин В.Ф., Филиппов А.С. Обзор элементной базы фирмы Altera. Кн. 1. – С.-Петербург: Файнстрит, 1997. – 144 с.
  10. Кожемяко В.П. та інші. Патент України UA 3741 C1, G 06 K 9/58, 9/52. Спосіб розпізнавання симетричності зображень об'єктів і пристрій для його реалізації // Бюл. № 6–1. – 1994.
  11. Мартынюк Т.Б. Особенности синтеза микропрограммных R-автоматов // УСиМ. – 1998. – № 3. – С. 22–26.
  12. Мартынюк Т.Б., Кожемяко К.В., Кожемяко А.В. До оцінки складності комбінаційних схем R-автоматів // Вісник Вінницького політехнічного інституту. – 1997. – № 1. – С. 31–34.
  13. Мартынюк Т.Б., Кожемяко А.В., Фофанова Н.В. Два варіанти синтезу мікропрограмних R-автоматів // Вісник Вінницького політехнічного інституту. – 1998. – № 4. – С. 47–53.
  14. Баранов С.И., Силев В.Н. Синтез автоматов на программируемых логических матрицах // УСиМ. – 1979. – № 2. – С. 58–64.

ЛИСЕНКО Геннадій Леонідович – кандидат технічних наук, доцент кафедри лазерної та оптоелектронної техніки Вінницького державного технічного університету.

Наукові інтереси:

– інтегральна та волоконна оптика.

Тел.: (0432)440232.

E-mail: [lgl@vstu.vinnica.ua](mailto:lgl@vstu.vinnica.ua)

МАРТИНЮК Тетяна Борисівна – кандидат технічних наук, доцент кафедри лазерної та оптоелектронної техніки Вінницького державного технічного університету.

Наукові інтереси:

– методи синтезу блоків керування з нестандартним кодуванням.

Тел.: (0432)440125.

ФОФАНОВА Наталя Володимирівна – методист Інституту магістратури, аспірантури та докторантури Вінницького державного технічного університету.

Наукові інтереси:

– паралельні алгоритми для систем управління.

Тел.: (0432)440587.

E-mail: [natfo@ukr.net](mailto:natfo@ukr.net), [ozernoehotmail.com](mailto:ozernoehotmail.com)

Подано 25.08.2002