

С.О. Болотній, ст. інж.
С.С. Сорокін, к.т.н., доц.

Севастопольський національний технічний університет

МЕТОД ПІДВИЩЕННЯ НАДІЙНОСТІ СПЕЦІАЛІЗОВАНИХ ОБЧИСЛЮВАЛЬНИХ ПРИСТРОЇВ ШЛЯХОМ СПІЛЬНОГО ВИКОРИСТАННЯ СТРУКТУРНОЇ ТА ІНФОРМАЦІЙНОЇ НАДМІРНОСТІ

У даній статті пропонується схема високонадійного обчислювального пристрою, що поєднує в собі перешкодостійке кодування та мажорювання всіх пристроїв системи.

Проблема підвищення надійності обумовлена невідповідністю між вимогами, пропонуваними до вірогідності оброблених даних, та їхньою реальною вірогідністю. Підвищені вимоги до надійності в обчислювальних пристроях викликані в основному наступними причинами: ростом їхньої складності; збільшенням вартості втрат, викликаних помилками; підвищенням важливості розв'язуваних задач.

Аналіз останніх досліджень і публікацій, в яких започатковано розв'язання даної проблеми і на які спирається автор, виділення не вирішених раніше частин загальної проблеми, котрим присвячується означена стаття.

Основним засобом забезпечення високої надійності обчислювального пристрою є введення надмірності, необхідної для виявлення і виправлення помилок, що виникають при роботі системи та її елементів. Одним з ефективних способів введення надмірності є перешкодостійке кодування. За час існування теорії і практики застосування перешкодозахищених кодів було розроблено велике число кодів, що виявляють і виправляють помилки. Найбільш відомими з них є коди Хеммінга, код Голея, коди Боуза-Чоудхурі-Хоквінгема (БЧХ), узагальнені коди Ріда-Маллера, коди Ріда-Соломона, згортаючі та каскадні коди. Однак, при спробі практичної реалізації цих кодів в обчислювальних пристроях складність кодека зводить нанівець усі переваги високої здатності коду, що виправляє [1]. Сучасні дослідження з удосконалювання методів виправлення помилок призвели до розробки нового класу рівнобіжних каскадних кодів турбокодів. За допомогою турбокодів можна досягти досить низьку імовірність помилки. Але для одержання імовірності помилки, меншої ніж 10^{-7} , турбокодування неприйнятне [2]. Високоєфективним способом підвищення надійності системи є також застосування різних видів структурного резервування.

Формулювання цілей статті (постановка завдання).

Сучасні обчислювальні пристрої мають імовірність відмовлення порядку 10^{-2} ч 10^{-3} , що не завжди задовольняє пропонованим вимогам. Методи підвищення надійності обчислювальних пристроїв за рахунок застосування тільки структурної чи тільки інформаційної надмірності не дозволяють домогтися бажаного рівня вірогідності оброблюваної, збереженої та переданої інформації. Тому в даній статті розглядається спосіб обмеженого об'єднання перешкодостійкого кодування та мажоритарного способу введення структурної надмірності з метою підвищення відказостійкості обчислювальних пристроїв.

Виклад основного матеріалу дослідження з обґрунтуванням отриманих наукових результатів.

Базова інформаційна надмірність вводиться шляхом використання коротких перешкодостійких кодів. Тут, як приклад, розглядається лінійний код (24, 12, 3), що виправляє помилки до кратності 3 і деякі помилки більшої кратності [3]. У цьому випадку структура обчислювального пристрою прийме вид, представлений на рис. 1.

Базовий лінійний код складається з інформаційного блока a , що містить k двійкових символів, і контрольного блока b , що містить r двійкових символів. Контрольний блок кодує інформаційну частину коду, він здатний виправляти помилки як інформаційної частини, так і контрольної частини. Обчислення символів контрольного блока $b = (b_1, \dots, b_j, \dots, b_r)$ лінійного коду по інформаційних символах коду $a = (a_1, \dots, a_i, \dots, a_k)$ і по його кодуювальній матриці G здійснюється за наступною формулою в кодері K_1 :

$$b_j = \sum_{i=1}^n g_{ij} a_i, \quad j = 1, 2, \dots, r. \quad (1)$$

де \sum – символ операції “додавання по модулю 2”, $g_{ij} \in G$.

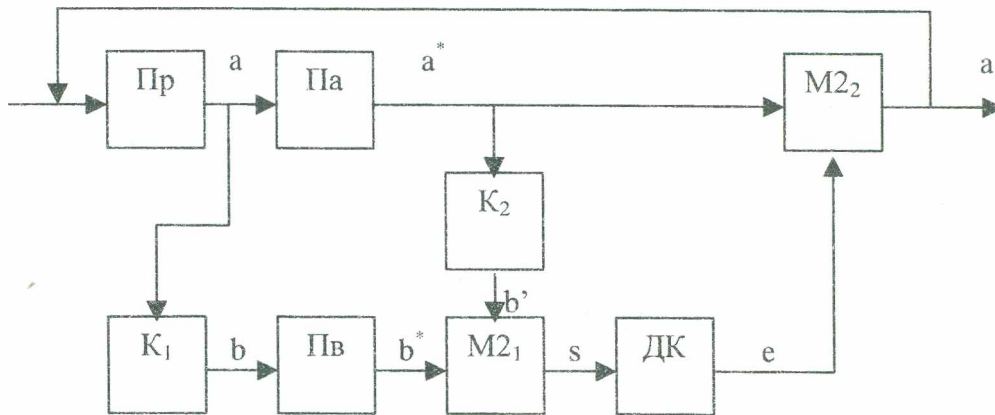


Рис. 1. Структурна схема обчислювального пристрою з лінійним кодуванням даних

Кодувальна матриця $G = [g_{ij}]_{k \times r}$ являє собою булеву матрицю, рядки якої відповідають кодам інформаційних розрядів, а одиничні елементи стовпця показують, які інформаційні розряди перевіряє контрольний розряд, що відповідає даному стовпцю.

Для збереження кодуючої частини даних b , що надходять з кодера K_1 , підключеного до виходів процесора Пр, використовуються елементи пам'яті Пв. Інформаційна частина даних зберігається в пам'яті Па.

При читанні інформації з пам'яті відбувається декодування лінійного коду з виправленням можливих помилок до кратності $t = 3$.

Тут використовується метод синдромного декодування, що складається з трьох етапів:

1. Обчислення синдрому

$$S = (s_1 \ s_2 \dots s_i \dots s_r):$$

$$S := b^* \oplus \text{cod}(a^*), \tag{2}$$

де b^* – значення контрольного коду, прийнятого з входу блока декодування лінійного коду; $\text{cod}(a^*) = b'$ – значення контрольного коду, обчисленого за формулою (1) на стороні приймача (визначається в блоці K_2);

\oplus – символ операції “порозрядного додавання по модулю 2” (виконується в блоці $M2_1$).

Якщо усі компоненти синдрому (2) дорівнюють нулю, то приймається рішення про відсутність помилок. Це рішення засноване на тім факті, що, відповідно до правил побудови кодуючої матриці G , будь-яка припустима комбінація помилок у прийнятому інформаційному блоці a^* повинна викликати появу в контрольній частині $b' = \text{cod}(a^*)$ зміни в порівнянні з правильним кодом. Далі, якщо деякі компоненти синдрому відмінні від нуля, то виконується другий етап декодування.

2. Визначення вектора помилок (коректора) $e = (e_1 \ e_2 \dots e_k)$, що дозволяє виправити помилки інформаційної частини коду. Можливість такої операції обумовлена наявністю “діагностичної таблиці” (дешифратора помилок) D , у якій кожному синдрому відповідає свій вектор помилок. Виділення коректора e з діагностичної таблиці D відбувається за допомогою обчислювального оператора “вибірка за адресою” $e := D[s]$ (виконується в блоці ДК).

3. Виправлення помилок в інформаційній частині коду a^* по обчисленому вектору помилок e . Цей етап реалізується за допомогою операції порозрядного додавання по модулю 2, тобто $a := a^* \oplus e$ (виконується в блоці $M2_2$).

Для обчислювальних систем, до яких пред'являються жорсткі вимоги по надійності і вірогідності обробленої інформації, можна застосувати додатково з інформаційною надмірністю ще і структурну надмірність, шляхом мажорювання процесора, пам'яті й інших пристроїв. При цьому пропонується наступна схема надмірної обчислювальної системи (рис. 2).

У даній схемі мажоритарні елементи $ME_1 \dots ME_{15}$ виконують функцію вибору за критерієм

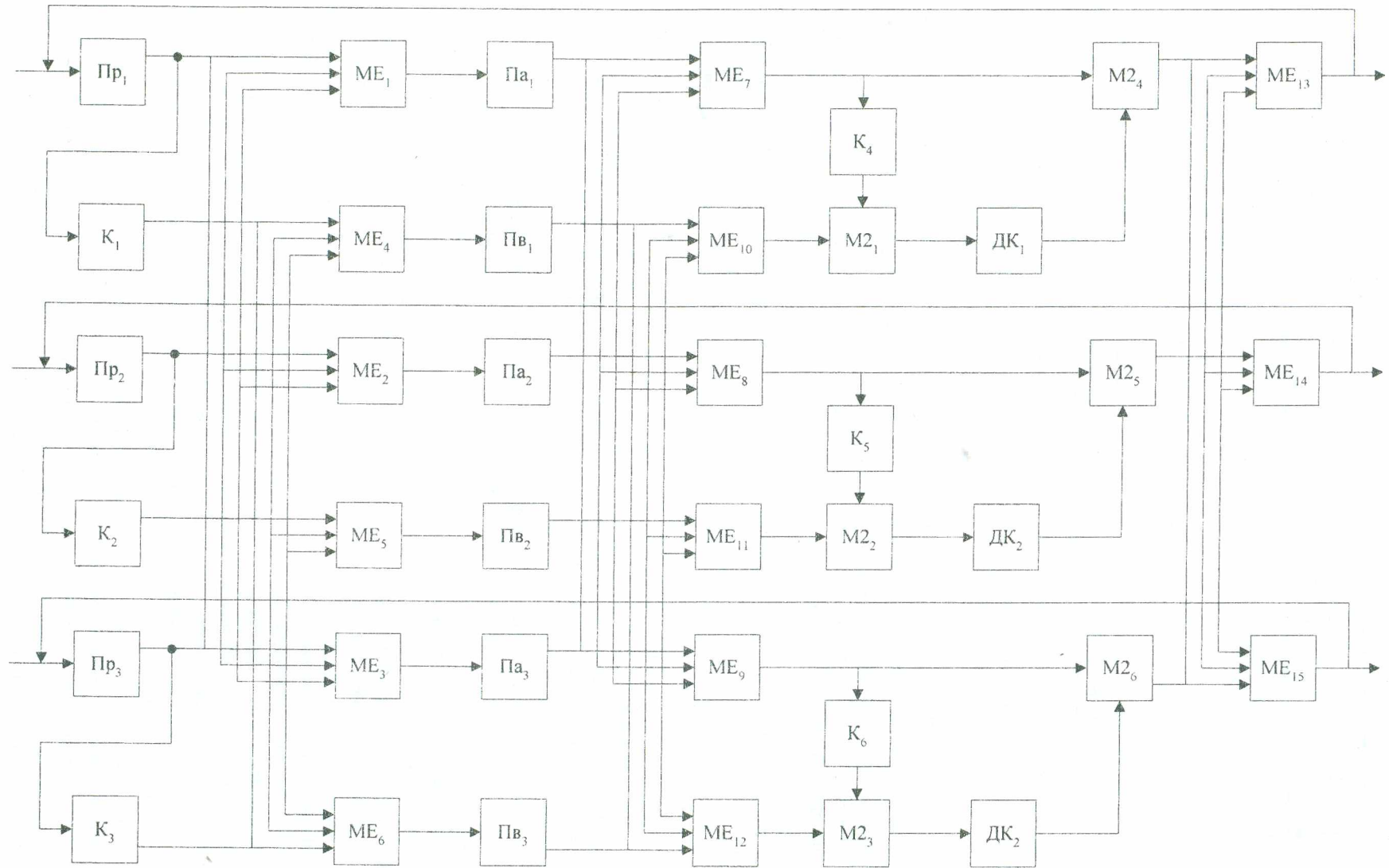


Рис. 2. Структурна схема пристрою зі структурною та інформаційною надмірностями

Оцінка надійності обчислювального пристрою.

З погляду надійності структуру схеми, зображеної на рис. 2, можна представити як сукупність двох частин: система з лінійним кодуванням (інформаційна надмірність) і система з мажоритарним резервуванням (структурна надмірність). Причому дані надходять на входи системи з мажоритарним резервуванням, а з її виходів – на входи системи з лінійним кодуванням (рис. 3).

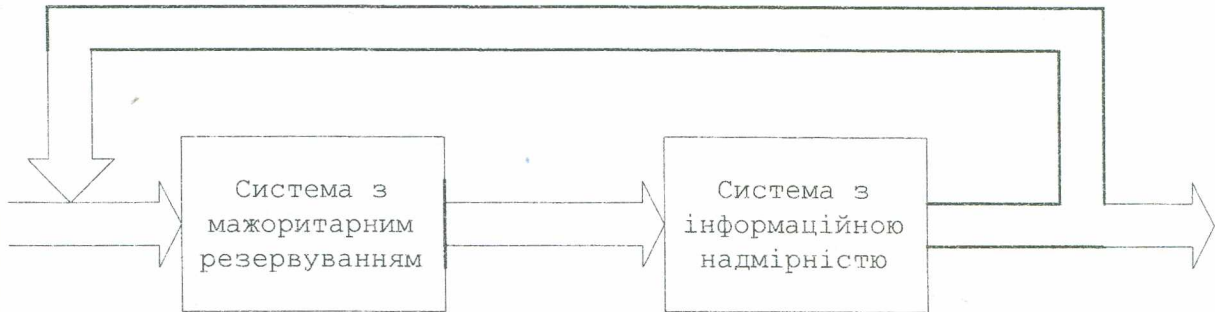


Рис. 3. Структурна схема обчислювального пристрою зі структурною та інформаційною надмірностями

Щоб оцінити надійність системи з мажоритарним резервуванням, скористаємося методом аналізу надійності мажорированих дискретних пристроїв, запропонованим у [4].

Метод дозволяє одержати Q_v – оцінку зверху Q_m – імовірності відмовлення мажорованої системи. Метод застосуємо для багатовихідних дискретних пристроїв, що мають будь-які схеми з'єднань функціональних елементів, він допускає розташування органів, що відновлюють, усередині схеми і враховує надійність як внутрішніх, так і вихідних органів, що відновлюють.

Надлишковий пристрій складається з $R = 2 \cdot \phi - 1$ ідентичних пристроїв, де ϕ – поріг мажоритарного елемента, який входить в орган, що відновлює. У даному випадку поріг мажоритарного елемента $\phi = 2$, кількість ідентичних пристроїв $R = 3$.

Органи, що відновлюють, з порогом 2 виправляють одиночні помилки. Вихід елемента, до якого підключений несправний елемент, передає помилку у бік вихідних полюсів. Відмовлення всіх елементів незалежні і мають імовірність, відмінну від нуля.

Орган, що відновлює, являє собою R-кратний мажоритарний елемент із відповідною схемою підключення до його входів.

Метод оцінки надійності складається з трьох етапів.

Будується граф поширення помилок, що виправляються, $G(A, Y)$, де $A = \{a_i\}$ – множина вершин графа, що відповідає множині елементів вихідного дискретного пристрою;

$Y = \{(a_i, a_j)\}$ – множина дуг (ребер), що з'єднують ці елементи, за винятком дуг, за яких розміщуються органи, що відновлюють. Граф представлений на рис. 4.

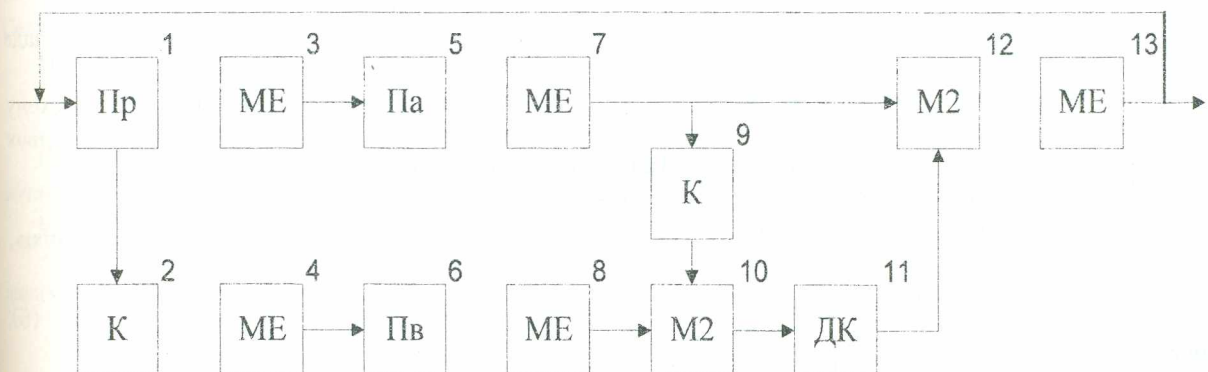


Рис. 4. Граф поширення помилок, що виправляються

На підставі графа G будуюмо матрицю $D = [d_{i,j}]$. Елемент $d_{i,j} = 1$, якщо на графі G існує шлях з a_i у a_j . $d_{i,j} = 0$ у противному випадку. Вважається, що $d_{i,i} = 1$, тобто будь-яка мажорована вершина досягає сама себе.

Матриця D представлена на рис. 5.

	1	2	5	6	12
1	1	1			
2		1			
3			1		
4				1	
5			1		
6				1	
7					1
8					1
9					1
10					1
11					1
12					1
13	1	1			

Рис. 5. Матриця D

Обчислюємо Q_b – оцінку зверху імовірності відмовлення мажорованої системи.

У загальному випадку для будь-якого $R = 2^{\varphi} - 1$.

$$Q_b(R) = C_R^{\varphi} \sum_i \dots \sum_j q_i \dots q_j x_{i\dots j}, \tag{3}$$

де $q_i \dots q_j$ – імовірності відмовлень елементів схеми; $x_{i\dots j} = 1$, якщо $(d_i \wedge \dots \wedge d_j) \neq 0$, $x_{i\dots j} = 0$ у протилежному випадку; d_i, \dots, d_j – вектори-рядки матриці D.

Для випадку $\varphi = 2, R = 3$:

$$Q_b(3) = 3 \sum_i \sum_j q_i q_j x_{i\dots j}. \tag{4}$$

З обліком того, що $x_{i,i} = 1$, формулу можна спростити:

$$Q_b(3) = 3 \sum_{i=1}^n q_i (q_j + 2 \sum_{j>i} q_j x_{ij}), \tag{5}$$

де n – кількість вершин графа G.

Для подальшого розрахунку необхідно визначитися з імовірністю відмовлень елементів обчислювального пристрою q_i . Нехай, наприклад, імовірність відмовлення процесора Пр складає $1,5 \cdot 10^{-3}$, елементів пам'яті Па, Пв – $3 \cdot 10^{-3}$, декодер ДК реалізується на ПЗП і має таку ж імовірність, в інших елементів імовірність відмовлення приблизно $1,5 \cdot 10^{-4}$.

З обліком прийнятих даних імовірність відмовлення мажорованої системи складе $Q_M \leq 8 \cdot 10^{-5}$.

Для розрахунку надійності системи з інформаційною надмірністю застосуємо схему незалежних іспитів. Схему, у якій кожен іспит може закінчитися тільки одним із двох результатів, називають схемою Бернуллі. Для схеми часто становить інтерес подія:

$B_m = \{ \text{у } n \text{ іспитах наступило рівно } m \text{ успіхів} \}$.

Імовірність $P(B_m)$ того, що в n іспитах схеми Бернуллі наступили рівно m успіхів, визначається формулою:

$$P(B_m) = C_n^m \cdot q^m \cdot (1-q)^{n-m}, \quad m = 0, 1, \dots, n, \tag{6}$$

де q – імовірність успіху в окремому іспиті.

Для підсумовування імовірності подій $\{ \mu_n = m \}$ можна застосувати наступну формулу:

$$P \{ a < \mu_n < b \} = \sum_{a < m < b} C_n^m \cdot q^m \cdot (1-q)^{n-m}. \tag{7}$$

Для системи, що використовує лінійний код (24;12), можна одержати наступну формулу для розрахунку імовірності помилки в кодовому слові за схемою Бернуллі:

$$Q = \sum_{i=4}^{24} C_i^{24} \cdot q^i \cdot (1-q)^{24-i}, \quad (8)$$

де $q = Q_M / 24$ – імовірність помилки в одному розряді кодового слова;

$q = Q_M / 24$ (Q_M – імовірність відмовлення мажорованої системи).

При імовірності відмовлення мажорованої системи $Q_M = 8 \cdot 10^{-5}$, отриманій вище, надійність усієї системи за формулою (8) складе $Q = 1,3 \cdot 10^{-18}$.

Відзначимо, що при чистому мажорюванні з кратністю 7 та імовірністю відмовлення

$$q_0 = qnp_r + qni = 4,5 \cdot 10^{-3}, \quad Q_M = \sum_{i=4}^7 C_i^7 q_0^i (1-q_0)^{7-i} = 1,7 \cdot 10^{-7},$$

тоді в перерахуванні на один символ без декодування $q = 1,7 \cdot 10^{-7} / 24 \approx 7 \cdot 10^{-9}$.

Таким чином, запропонований метод має меншу імовірність помилки, ніж, наприклад, просте мажорювання з кратністю 7.

Висновки з даного дослідження і перспективи подальших розвідок у цьому напрямку.

Таким чином, спільне застосування в обчислювальному пристрої двох основних методів введення надмірності з метою підвищення надійності: перешкодостійкого кодування і мажоритарного резервування, дозволяє забезпечити більш високу надійність у порівнянні з відомими способами введення надмірності при рівній кратності резервування.

Запропонована схема може використовуватися в обчислювальних системах спеціального призначення, до яких пред'являються підвищені вимоги до вірогідності обробленої інформації, а також у системах, що працюють у несприятливих зовнішніх умовах (сильне електромагнітне випромінювання, екстремальні температури, підвищена вологість і т.п.).

Надалі планується провести дослідження з порівняльної оцінки застосування інших видів структурного резервування та інших видів перешкодостійких кодів.

ЛІТЕРАТУРА:

1. Красносельский И.Н. Турбокоды: принципы и перспективы / И.Н. Красносельский // Электросвязь. – 2001. – Вып. 1.
2. Сагалович Ю.Л. Кодовая защита оперативной памяти ЭВМ от ошибок / Ю.Л. Сагалович // Автоматика и телемеханика. – 1991. – Вып. 2.
3. Сорокин С.С. Фулл-коды – способ повышения эффективности линейного кодирования / С.С. Сорокин, С.В. Буслов, А.С. Кулешов // Системы автоматки и автоматическое управление: Сб. науч. тр. студ. науч.-тех. конф. – Севастополь: Изд-во СевГТУ, 2001.
4. Сорокин С.С. Анализ надежности мажорированных дискретных устройств с любой схемой соединений / С.С. Сорокин // Автоматика и вычислительная техника. – 1996. – № 6.

БОЛОТНИЙ Сергій Олександрович – старший інженер відділу обчислювальної техніки Севастопольського національного технічного університету.

Наукові інтереси:

– комп'ютерні системи і мережі.

СОРОКІН Славій Семенович – кандидат технічних наук, доцент кафедри кібернетики і обчислювальної техніки Севастопольського національного технічного університету.

Наукові інтереси:

– захист інформації та підвищення надійності обчислювальних пристроїв і систем передачі даних.

Подано 17.03.2004